

001-5714342916=RIPLO /81-0462702081=SEL-Server/08-08-20-15:39/001-005.

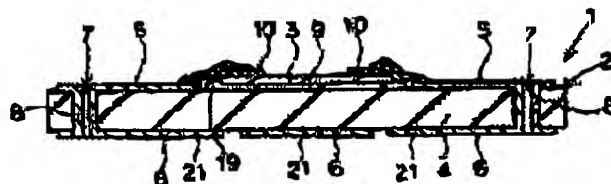
SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD AND IC CARD**Publication number:** JP9051020**Publication date:** 1997-02-18**Inventor:** ENDO TSUNEO**Applicant:** HITACHI LTD**Classification:****- International:** H01L21/60; G06K19/077; H01L21/02; G06K19/077;
(IPC1-7): H01L21/60; G06K19/077**- European:****Application number:** JP19950201986 19950808**Priority number(s):** JP19950201986 19950808

Report a data error here

Abstract of JP9051020

PROBLEM TO BE SOLVED: To provide a semiconductor device which can be thinner.

SOLUTION: A semiconductor device having a wiring board 4 on the rear face of which an external terminal 21 is provided, a semiconductor chip 3 fixed to the principal face of the wiring board, and connection means electrically connecting electrodes 10 to wirings 5 and 6 of the wiring board 4, respectively, comprises an insulator coating at least a conductive part extending from the periphery of the semiconductor chip 3 to the end face, and a conductive layer electrically connecting the electrodes 10 to the wirings of the wiring board. The thickness of the semiconductor chip is about 5-30 μ m.

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-51020

(43)公開日 平成9年(1997)2月18日

| (51)Int.Cl. [°] | 識別記号 | 序内整理番号 | P I | 技術表示箇所 |
|--------------------------|-------|--------|---------------|---------|
| H 0 1 L 21/60 | 3 2 1 | | H 0 1 L 21/60 | 3 2 1 E |
| G 0 6 K 19/077 | | | G 0 6 K 19/00 | K |

審査請求 未請求 請求項の数 7 OL (全 8 頁)

(21) 出版番号 特原平7-201986

(22) 出願日 平成7年(1995)8月8日

(71) 出票人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 發明者 遠藤 恒雄

東京都小平市上水本町5丁目20番1号 株

式会社日立製作所半導体事業部内

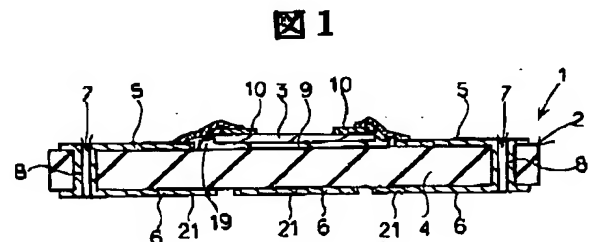
(74) 代理人 弁理士 秋田 収喜

(54) 【発明の名称】 半導体装置およびその製造方法ならびにＩＣカード

(57) 【要約】 (修正有)

【課題】 薄型化が達成できる半導体装置の提供。

【解決手段】 外部端子２１を裏面に有する配線基板４と、配線基板の主面に固定された半導体チップ３と、半導体チップの電極１０と配線基板４の配線５、６とを電気的に接続する接続手段とを有する半導体装置であって、少なくとも半導体チップ３の周縁から端面に及び導電部分を覆う絶縁体と、半導体チップの電極１０と配線基板の配線を電気的に接続する導体層とを有する。半導体チップは５～３０μｍ前後の厚さとなっている。



(2)

特開平9-51020

1

【特許請求の範囲】

【請求項1】 外部端子を裏面に有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電気的に接続する接続手段とを有する半導体装置であって、少なくとも前記半導体チップの周縁から端面に及ぶ導電部分を覆う絶縁体と、前記半導体チップの電極と配線基板の配線を電気的に接続する導体層とを有することを特徴とする半導体装置。

【請求項2】 前記半導体チップは5〜30 μ m前後の厚さとなっていることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記配線基板、絶縁体および導体層は耐熱性材料によって形成されていることを特徴とする請求項1記載の半導体装置。

【請求項4】 前記配線基板、絶縁体および導体層は柔軟性を有する樹脂系材料で形成されていることを特徴とする請求項1記載の半導体装置。

【請求項5】 裏面に外部端子を有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電気的に接続する接続手段とを有する半導体装置の製造方法であって、半導体チップの裏面を除去して5〜30 μ m前後の厚さに形成する工程と、前記配線基板の主面に絶縁性接着層を介して半導体チップを固定する工程と、前記半導体チップの縁から端面に亘る露出する導電部分を絶縁体で覆う工程と、印刷法によって前記半導体チップの電極と配線基板の配線を導体層で電気的に接続する工程とを有することを特徴とする半導体装置の製造方法。

【請求項6】 前記配線基板に絶縁性接着層を介して半導体チップを固定する際、絶縁性接着層を配線基板に印刷した後、前記絶縁性接着層上に半導体チップを載置するとともに半導体チップを押さえ付けて前記絶縁性接着層を半導体チップの縁から外に食み出させることを特徴とする請求項5記載の半導体装置の製造方法。

【請求項7】 カード基材の窪みに露出する外部端子を有する半導体装置を接着剤を介して組み込んでなるICカードであって、前記半導体装置は外部端子を裏面に有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電気的に接続する接続手段とを有する半導体装置からなるとともに、少なくとも前記半導体チップの周縁から端面に及ぶ導電部分を覆う絶縁体と、前記半導体チップの電極と配線基板の配線を電気的に接続する導体層とを有し、かつ前記半導体チップは数十 μ mの厚さとなっていることを特徴とするICカード。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置およびその製造方法ならびにICカードに関し、特に、薄型半導体

2

装置の製造に適用して有効な技術に関する。

【0002】

【従来の技術】 ICカードの一つの構造として、日経BP社発行「日経マイクロデバイス」1988年3月号、同年3月1日発行、P56〜P62に記載されているように、LSIチップをトランスファ成形したモジュールを厚さ0.76mmのカードにハメ込む構造が知られている。前記モジュール（半導体装置）は、ガラス・エポキシ樹脂からなる配線基板の一面にCOB（chip on board）によって半導体チップを実装した後、半導体チップの電極と配線基板の配線とをワイヤボンディングによって電気的に接続するとともに、半導体チップ、ワイヤ等をトランスファ成形することによって製造される。また、前記配線基板の裏面には外部端子となる接触電極端子が設けられている。この接触電極端子は、前記配線基板に設けられたスルーホールに充填された導体によって配線基板の主面の配線に電気的に接続されている。

【0003】 一方、工業調査会発行「最新ハイブリッド実装技術」1988年5月15日発行、P26〜P27、P38〜P39には、生産性や高密度化を達成するために、ボンディングワイヤの代わりに接続用導電性ペーストを使用したICカード用のPWC（Printed Wiring Connection）や、ハイブリッドICの事例が記載されている。

【0004】 前者のPWCによる組立は、ポリカーボネートシートに開口した部分にLSIチップを挿入した後埋め込み、その後、ポリカーボネートシートの表面およびLSIチップ上の埋め込み部分に亘って印刷によって印刷接続配線を形成するとともに、上下面をポリカーボネートフィルムで覆うようになっている。

【0005】 また、後者のハイブリッドICの場合は、Al基板内にICチップをエポキシ樹脂で埋め込み、感光性の導体ペースト、絶縁ペーストを用いて配線した構造となっている。

【0006】 なお、これらの構造では、半導体チップを配線基板に埋め込む構造となるとともに、配線基板の表面と半導体チップの上に形成された電極とは略同一平面上にある構造となっている。したがって、接続用の導電性パターン（導体層）の形成に際しては、半導体チップの電極と配線基板の配線との間に段差が発生しない状態にある。

【0007】

【発明が解決しようとする課題】 COB構造の半導体装置（モジュール）では、半導体チップの電極と配線基板の配線とはワイヤボンディングによって接続される構造となるため、ワイヤループ高さ分だけ半導体装置が厚くなってしまい、ICカードにハメ込む（埋め込む）構造では、ハメ込むための窪みが深くなり、ICカードの窪み部分の機械的強度が低くなる。

【0008】 一方、配線基板に設けた穴部分に半導体チップを埋め込む構造では、配線基板の配線の表面と半導

(3)

特開平9-51020

3.

体チップの電極とを同一の面になるようにして段差を無くし、印刷法で半導体チップの電極と配線とを電気的に接続する方法を採用している。しかし、半導体チップの埋め込みには手間がかかる事、又不良品が発生した場合には交換（リペア）が大変難しい等の問題があり、安価に作る事が難しい。安価に作る為には、半導体チップを配線基板の上に直接搭載することが必要である。

【0009】半導体チップの電極と配線を印刷法による導体層で接続する構造は、導体層が高くならないことから、半導体装置（モジュール）の薄型化を達成できる。

【0010】そこで、本発明は、配線基板の主面に半導体チップを搭載するとともに、印刷法によって半導体チップの電極と配線とを接続することを考えた。しかし、従来の半導体チップ、すなわち、LSIチップは、その厚さが200 μ m～500 μ mとなるため、半導体チップの電極と配線間に段差が生じ、導電性ペーストを印刷した時に、前記段差部で印刷がずれが発生しやすく、接続が不十分となってしまうことが分かった。

【0011】本発明の目的は、薄型化が達成できる半導体装置およびその製造方法を提供することにある。

【0012】本発明の他の目的は、カード基材の機械的強度向上が達成できるICカードを提供することにある。

【0013】本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

【0014】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を説明すれば、次の通りである。すなわち、本発明の半導体装置は、外部端子を裏面に有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電気的に接続する接続手段とを有する半導体装置であって、少なくとも前記半導体チップの周縁から端面に及ぶ導電部分を覆う絶縁体と、前記半導体チップの電極と配線基板の配線を電気的に接続する導体層とを有する構造となっている。前記半導体チップは5～30 μ m前後の厚さとなっている。また、前記配線基板、絶縁体および導体層は耐熱性材料によって形成されているとともに、柔軟性を有する樹脂系材料で形成されている。

【0015】本発明の半導体装置の製造方法は、裏面に外部端子を有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電気的に接続する接続手段とを有する半導体装置の製造方法であって、半導体チップの裏面を除去して5～30 μ m前後の厚さに形成する工程と、前記配線基板の主面に絶縁性接着層を介して半導体チップを固定する工程と、前記半導体チップの縁から端面に亘る露出する導電部分を絶縁体で覆う工程と、印刷法によ

4

って前記半導体チップの電極と配線基板の配線を導体層で電気的に接続する工程とからなっている。また、前記配線基板に絶縁性接着層を介して半導体チップを固定する際、絶縁性接着層を配線基板に印刷した後、前記絶縁性接着層上に半導体チップを載置するとともに半導体チップを押さえ付けて前記絶縁性接着層を半導体チップの縁から外に食み出させ、その後導体層の印刷を行う。

【0016】本発明のICカードは、カード基材の窪みに露出する外部端子を有する半導体装置を接着剤を介して組み込んでなるICカードであって、前記半導体装置は外部端子を裏面に有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電気的に接続する接続手段とを有する半導体装置からなるとともに、少なくとも前記半導体チップの周縁から端面に及ぶ導電部分を覆う絶縁体と、前記半導体チップの電極と配線基板の配線を電気的に接続する導体層とを有し、かつ前記半導体チップは5～30 μ m前後の厚さとなっている。

【0017】

【作用】前記した手段によれば、本発明の半導体装置は、数十 μ mと薄くなった半導体チップを配線基板に搭載するとともに、印刷による導体層によって半導体チップの電極と配線基板の配線とが電気的に接続されていることから、半導体装置の薄型化が達成できる。

【0018】本発明の半導体装置は、半導体チップの電極と配線基板の配線とは印刷による導体層によって電気的に接続されているが、この導体層の下には前記半導体チップの周縁から端面の露出する導電部分を覆う絶縁体が設けられているため、半導体チップの隣合う電極部分間の短絡が発生しない。

【0019】本発明の半導体装置は、配線基板、絶縁体および導体層は耐熱性材料によって形成されていることから半導体装置の耐熱性が良好となる。

【0020】本発明の半導体装置は、配線基板、絶縁体および導体層は、柔軟性を有する樹脂系材料で形成されていることから、半導体チップの電極と配線との電気的接続の信頼性が高くなる。

【0021】本発明の半導体装置の製造方法によれば、半導体チップを薄くした後配線基板に実装することと、半導体チップの電極と配線基板の配線を印刷法による導体層によって接続することから、薄い半導体装置を製造することができる。

【0022】また、本発明の半導体装置の製造方法によれば、半導体チップの電極と配線基板の配線を印刷法によって電気的に接続する前に、半導体チップの周縁および端面の導電部分は絶縁体で被覆することから、半導体チップの隣合う電極部分間の短絡が発生しなくなる。

【0023】また、前記配線基板に半導体チップを固定する際、絶縁性接着層を配線基板に印刷した後、前記絶縁性接着層上に半導体チップを載置するとともに半導体

(4)

特開平9-51020

5

チップを押さえ付けて前記絶縁性接着層を半導体チップの縁から外に食み出させている。したがって、その後の導体層の印刷においては、半導体チップと配線との間に絶縁性接着層が延在するため、半導体チップと配線基板との間の段差が低減され、半導体チップの電極と配線を接続する導体層のかすれ等が発生しなくなり、安定した電気的接続が可能となる。

【0024】本発明のICカードは、ハメ込まれる半導体装置が薄型化されていることから、半導体装置をハメ込む窪みを浅くすることができ、カード基材の機械的強度が向上する。

【0025】

【実施例】以下図面を参照して本発明の一実施例について説明する。図1は本発明の一実施例による半導体装置の概要を示す模式的断面図である。図2～図6は本実施例の半導体装置の製造方法における各工程での半導体装置の要部を示す図であって、図2は接合層形成状態を示す模式的断面図、図3は半導体チップの搭載状態を示す模式的断面図、図4は絶縁体を形成した状態を示す模式的断面図、図5は導体層を形成した状態を示す模式的断面図、図6は絶縁体および導体層を形成した状態を示す模式的平面図である。図7は本実施例によるICカードの要部を示す模式的断面図、図8は同じくICカードを示す平面図である。

【0026】本実施例の半導体装置（モジュール）1は、図7および図8に示すICカード20にハメ込まれるICカード用モジュールであり、図1に示すように、配線基板2と、この配線基板2の主面に搭載された半導体チップ3とを有する構造となっている。

【0027】配線基板2は、基板本体4と、この基板本体4の主面（表面）および裏面に設けられた配線5、6と、前記基板本体4を貫通するスルーホール7とからなるプリント基板となっている。前記基板本体4は、ガラス繊維にエポキシレジンを含浸させた所謂ガラエポ基板や、BTレジンを含浸させた高耐熱性の材料からなっている。この基板本体4は80℃以上においても耐熱性を有している。また、前記基板本体4は厚さ0.3mm程度となっている。前記配線5、6は、前記基板本体4の表裏面に接着した、たとえば35μm程度の厚さの銅箔を所望のパターンにエッチングすることによって形成される。また、この配線5、6の表面には、後述する印刷による接続が適正に実施されるように、図示はしないが、NiおよびAuによるめっき処理が部分的または全体的に施されている。

【0028】また、前記スルーホール7は基板本体4を貫通するようにドリル加工することによって形成されている。このスルーホール7の内壁面には銅メッキが施されている。この銅メッキによって形成された導体8によって、基板本体4の表裏面の所定の配線5、6は電気的に接続される。

6

【0029】本実施例の半導体装置1の裏面の配線6は、図8に示すように、ICカード20の外部端子となる接触電極端子21を構成する。

【0030】また、配線基板2の主面には絶縁性接着層9を介して半導体チップ3が固定されている。半導体チップ3はアクティブ領域が設けられない裏面側がエッチング等によって一定の厚さ除去され、たとえば、5～30μm程度の厚さとなっている。これは半導体チップ3の表面に設けられた電極10と、配線基板2の配線5の高さとの段差が大きくなるようにするためである。

【0031】また、図6に示すように、前記半導体チップ3の少なくとも周縁から端面に及ぶ導電部分を覆うように、柔軟性を有しかつ耐熱性を有する材料で形成された絶縁体11が設けられている。前記絶縁体11は80℃以上で耐熱性がある樹脂系材料で形成されている。また、前記絶縁体11上には柔軟性を有しかつ耐熱性を有する材料で形成された導体層12が設けられている。導体層12は前記半導体チップ3の電極10と配線基板2の配線5を電気的に接続する。前記導体層12は80℃以上で耐熱性がある樹脂系材料で形成されている。前記絶縁体11および導体層12はスクリーン印刷法によって形成される。

【0032】なお、前記半導体チップ3の周囲には、半導体チップ3を基板本体4に接続する絶縁性接着層9の食み出し部分が存在するため、半導体チップ3の縁から配線5の縁に亘る部分に設けられた絶縁体11は、前記食み出し部分が半導体チップ3と基板本体4との間の段差を軽減することになるため、平坦化されて形成される。したがって、この平坦化された絶縁体11上に設けられる導体層12も平坦化され、部分的に薄くなるなど電気的接続に不都合となるようなかすれは生じなくなる。

【0033】また、図6に示すように、前記絶縁体11は半導体チップ3の縁から配線5の先端部分に亘って設けられるとともに、前記絶縁体11上に導体層12が設けられるため、隣接する電極10間の短絡が防止される。

【0034】本実施例の半導体装置1は、半導体チップ3が5～30μmと薄く形成されていることと、半導体チップ3の電極10と配線基板2の配線5とを接続する導体層12が絶縁体11を介して配線基板2上を這うように形成されていることから、ワイヤボンディング構造に比較して大幅に薄くなる。すなわち、従来のワイヤボンディング構造の場合、配線基板2上には200～500μmの厚さの半導体チップが載置されるときに、この半導体チップの電極にワイヤループ高さが150μm程度となるワイヤが接続される。また、前記ワイヤおよび半導体チップはトランスファモールドによって形成されるパッケージによって被覆される。したがって、配線基板の表面からパッケージ上面までの高さは少なくとも

(5)

特開平9-51020

7

500 μ m程度と高くなる。これに対して、本実施例の半導体装置の場合、半導体チップや導体層をパッケージで被覆しないこともあり、配線基板の表面から導体層の上面までの高さは15~40 μ m程度と1桁以上も低くなり、半導体装置1の薄型化が達成できる。このため、本実施例の半導体装置1を、図7に示すように、絶縁性の接着剤24を介して、カード基材23に設けられた窪み25にハメ込む場合、前記窪み25を従来よりも百数十 μ m程度浅くできることになり、窪み25が設けられるカード基材23部分の機械的強度が向上する。

【0035】本実施例の半導体装置は以下の効果を奏する。

【0036】(1) 本実施例の半導体装置は、基板本体の主面に5~30 μ m前後の厚さの半導体チップを搭載する構造となることから、半導体装置の薄型化が達成される。

【0037】(2) 本実施例の半導体装置は、半導体チップの電極と、配線基板の配線との接続は、印刷法によって形成される導体層によって接続されるため、半導体装置の薄型化が達成される。

【0038】(3) 本実施例の半導体装置においては、半導体チップの電極と配線基板の配線とを接続する導体層および導体層の下地となる絶縁体ならびに配線基板は、柔軟性を有する樹脂系材料で形成されていることから、半導体チップの電極と配線基板の配線との電気的接続の信頼性が高くなる。

【0039】(4) 本実施例の半導体装置においては、半導体チップの電極と配線基板の配線とを接続する導体層および導体層の下地となる絶縁体ならびに配線基板は、耐熱性材料によって形成されていることから、半導体装置の耐熱性が向上する。

【0040】(5) 本実施例の半導体装置においては、半導体チップの電極と配線基板の配線とを接続する導体層の下には絶縁体が設けられていることから、導体層間の短絡防止効果が高くなり、半導体装置の電極間の短絡が発生しなくなる。

【0041】つぎに、本実施例の半導体装置1の製造方法について、図2~図6を用いて説明する。図2に示すように、最初に配線基板2が用意される。この配線基板2は、基板本体4と、この基板本体4の主面(表面)および裏面に設けられた配線5、6と、前記基板本体4を貫通するスルーホール7とからなるプリント基板となっている。前記基板本体4は、たとえば、0.3mmの厚さを有するとともに、ガラス繊維にエポキシレジンを含浸させた所謂ガラエポ基板や、BTレジンを含浸させた高耐熱性の材料(80℃以上で耐熱性を有する)で形成されている。前記スルーホール7の内壁はメッキが施され、メッキによる導体8によって基板本体4の表裏面の配線5、6は所定箇所電気的に接続されている。また、前記配線5、6は、前記基板本体4の表裏面に接着

8

した、たとえば15~35 μ m程度の厚さの銅箔を所望のパターンにエッチングすることによって形成される。また、この配線5、6の表面には、後述する印刷による接続が適正に実施されるように、図示はしないが、NiおよびAuによるめっき処理が部分的または全体的に施されている。なお、前記配線6は外部端子となり、本実施例の場合にはICカード用の接触電極端子21を形成している。

【0042】つぎに、図2に示すように、スクリーン印刷によって基板本体4の主面には、絶縁性接着層9が形成される。すなわち、配線基板2上には、前記半導体チップ3と概ね同一な形状の透孔が開設されているスクリーン印刷マスク15が、半導体チップが搭載される位置に位置決めされる。マスク開口部はプリント基板に形成されている配線(接続用パッド)に掛からず、なおかつ半導体チップより大きいことが望ましい。その後、前記スクリーン印刷マスク15上に絶縁性を有する熱硬化性の接着用ペースト16を置き、スキージ17を移動させて接着用ペースト16を配線基板2上に転写して絶縁ペースト層18を形成する。

【0043】一方、半導体チップ3の裏面側を一定厚さ研磨やエッチングによって除去して、厚さ5~30 μ m程度に加工しておく。

【0044】つぎに、図3に示すように、厚さ5~30 μ m程度の半導体チップ3を前記絶縁ペースト層18上に載せ軽く押し付ける。これにより半導体チップ3の下にある絶縁ペースト層18が、半導体チップ3の周辺に僅かに押し出され、半導体チップ3の側面(端面)に吸い上がる。この絶縁ペースト層18の食み出し部分19は、基板本体4の表面と半導体チップ3の上面との間の段差を軽減する役割を果たすとともに、半導体チップ3の端面の絶縁が行われることになる。半導体チップ周辺の段差が緩やかとなることは、その後の工程での導体層の欠陥の発生が著しく改善されることになる。

【0045】つぎに、半導体チップ3の搭載された配線基板2は加熱され、絶縁ペースト層18は硬化して絶縁性接着層9となり、半導体チップ3を基板本体4に固定することになる。

【0046】つぎに、絶縁体半導体チップ3の端面への絶縁性と、段差の平坦化をより確実にするために、図4および図6に示すように、少なくとも半導体チップ3の縁から配線5の縁に亘って前記同様のスクリーン印刷および硬化処理によって厚さ数 μ mから十数 μ mの厚さの絶縁体11を形成する。すなわち、スクリーン印刷によって、所定パターンに絶縁性ペーストを印刷した後、加熱によって絶縁性ペーストを硬化させて絶縁体11を形成する。絶縁性ペーストは、硬化後耐熱性に優れる(80℃以上においても耐熱性を有する)とともに、弾力性を有するものが選択される。このような特性を有するものとして、樹脂系ペーストが使用される。

9

【0047】つぎに、図5および図6に示すように、半導体チップ3の電極10と、配線基板2の配線5とを電気的に接続する導体層12が、前記同様にスクリーン印刷法によって形成される。すなわち、印刷は前記配線基板2の配線5と半導体チップ3の電極10を電気的に接続するための開口部を持ったスクリーン印刷マスクが、配線基板2に重ねられ、導電性ペーストが印刷される。導電性ペーストは、エポキシレジンと硬化剤を配合した熱硬化性レジンの中に、 $1\mu\text{m}\sim 5\mu\text{m}$ の大きさのフレーク状の銀を70Wt%～80Wt%分散させたものであり、硬化後耐熱性（80℃以上においても耐熱性を有する）を有するとともに、弾力性をも有する。硬化処理によって、電極10と配線5を電気的に接続する導体層12が形成される。この導体層12は数 μm から十数 μm の厚さとなる。

【0048】以上の手順によって図1に示すような半導体装置1が製造される。本実施例の半導体装置の製造方法によれば以下の硬化を要する。

【0049】（1）本実施例の半導体装置の製造方法によれば、薄い半導体チップを配線基板に搭載することと、半導体チップの電極と配線との接続は印刷法による導体層によるため、薄型構造の半導体装置を製造できることになる。

【0050】（2）本実施例の半導体装置の製造方法によれば、導体層を形成する前に、半導体チップを固定する絶縁性接着層の形成段階で絶縁性ペーストを押し潰して半導体チップの周囲に絶縁性ペーストを食み出させて半導体チップと配線基板との段差の軽減を行うことから、導体層を印刷法によって形成する際、印刷かすれが発生しなくなり、所定の厚さの導体層を形成することができ、電気的接続の信頼性が高くなる。

【0051】（3）本実施例の半導体装置の製造方法によれば、前記のように印刷かすれがなくなることから製造歩留りが高くなり、半導体装置の製造コスト低減も達成できる。

【0052】（4）本実施例の半導体装置の製造方法によれば、配線基板、絶縁体、導体層は耐熱性材料によって形成されることから、耐熱性に優れた半導体装置を製造することができる。

【0053】（5）本実施例の半導体装置の製造方法によれば、配線基板、絶縁体、導体層は柔軟な材料によって形成されることから、機械的衝撃に対して優れた半導体装置を製造することができる。

【0054】本実施例の半導体装置1は、図7および図8に示すように、ICカード20に組み込まれる。すなわち、半導体装置1は、ICカード20の厚さ0.76mmとなるカード基材23の窪み25にハメ込まれるとともに、接着剤24によってカード基材23に固定される。半導体装置1の配線6は、外部端子となり、接触電極端子21を形成する。本実施例のICカードにおいて

(6)

特開平9-51020

10

は、ハメ込まれる半導体装置が薄型化されていることから、半導体装置をハメ込む窪みを浅くすることができ、カード基材の機械的強度が向上し、半導体チップの折り曲げ等の外力に対する強度が飛躍的に向上する。したがって、本発明によればICカードの長寿命化が達成できる。

【0055】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。たとえば、前記実施例の場合は半導体チップの端面を覆うために絶縁体を設けているが、絶縁体を設ける代わりに、半導体チップの端面部分に絶縁体を予め設けるようにしてもよい。また、半導体チップの電極と配線とを接続する導体層としては、印刷法以外の方法、たとえば、真空蒸着法やスパッタリングによって薄膜の導体層を形成してもよい。また、プリ成形されたフィルム状の絶縁シートや導電シートを貼りあわせてもよい。

【0056】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるICカード製造技術に適用した場合について説明したが、それに限定されるものではなく、抵抗、コンデンサ等の電子部品の基板への搭載や、ハイブリッドICの様な多数の半導体チップや受動素子を一括して接続する場合に、特に有効である。本発明は少なくとも半導体装置（モジュール）を組み込む電子装置には適用できる。

【0057】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。本発明によれば、超薄型の半導体装置を提供することができる。

【0058】本発明によれば、組み込まれる半導体装置の薄型化が達成できることから、半導体装置のハメ込み部分のカード基材の機械的強度向上が達成でき、半導体チップの折り曲げ等の外力に対する強度が飛躍的に向上できる信頼性にも優れたICカードを提供できる。

【図面の簡単な説明】

【図1】本発明の一実施例による半導体装置の概要を示す模式的断面図である。

【図2】本実施例による半導体装置の製造方法における接合層形成状態を示す模式的断面図である。

【図3】本実施例による半導体装置の製造方法における半導体チップの搭載状態を示す模式的断面図である。

【図4】本実施例による半導体装置の製造方法において絶縁体を形成した状態を示す模式的断面図である。

【図5】本実施例による半導体装置の製造方法において導体層を形成した状態を示す模式的断面図である。

【図6】本実施例による半導体装置の製造方法において絶縁体および導体層を形成した状態を示す模式的平面図である。

(7)

特開平9-51020

11

12

【図7】本実施例によるICカードの要部を示す模式的断面図である。

【図8】本実施例によるICカードを示す平面図である。

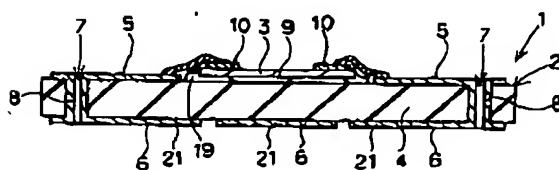
【符号の説明】

1…半導体装置、2…配線基板、3…半導体チップ、4…基板本体、5、6…配線、7…スルーホール、8…導*

*体、9…絶縁性接着層、10…電極、11…絶縁体、12…導体層、15…スクリーン印刷マスク、16…接着用ペースト、17…スキージ、18…絶縁ペースト層、19…食み出し部分、20…ICカード、21…接触電極端子、23…カード基材、24…接着剤、25…窪み。

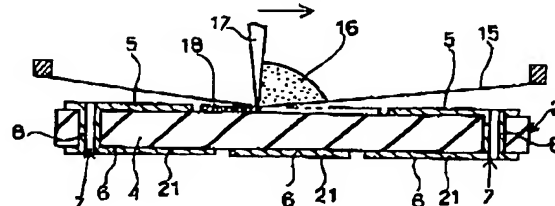
【図1】

図 1



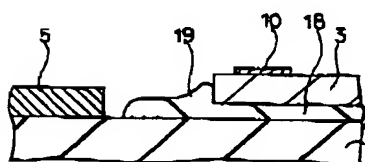
【図2】

図 2



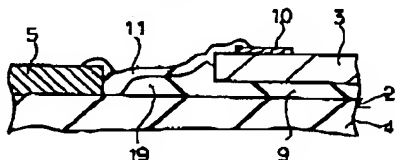
【図3】

図 3



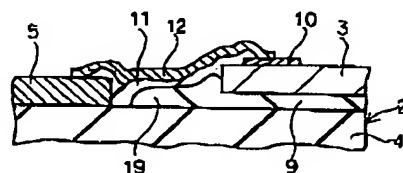
【図4】

図 4



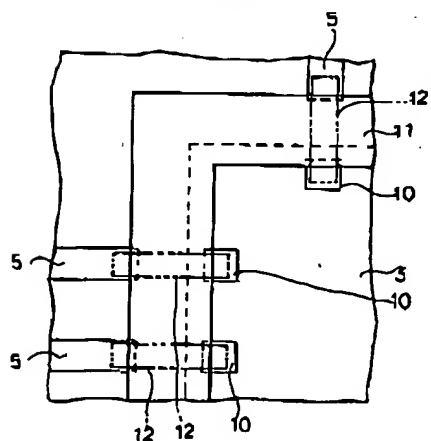
【図5】

図 5



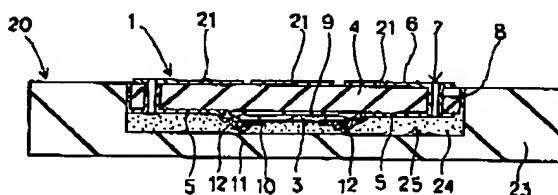
【図6】

図 6



【図7】

図 7



(8)

特開平9-51020

【図8】

図8

